DIGITALNA TEHNIKA

(4. kolokvij)

26. 5. 2005

1. Izračunajte prevodnostne četveropolne parametre *g* pri krmiljenju z majhnimi počasnimi harmoničnimi signali za MOS tranzistor z induciranim N kanalom v orientaciji s skupnim izvorom ter narišite ustrezno nadomestno vezje, če je delovna točka tranzistorja v področju nasičenja (I_D=12.5mA).

$\mu_n C_O$=1mA/V^2 W/L=1 U_T=0.8V

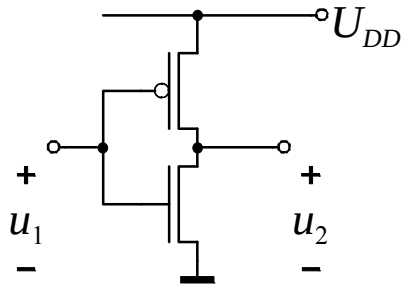
2. Določite napetost preklopa CMOS inverterja U_M.

U_{TP} = -0.74 V U_{TN} = 0.74 V

k_P' = 27 μA/V^2 k_N' = 80 μA/V^2

$(W/L)_P$ = 5.4/1.2 $(W/L)_N$ = 1.8/1.2

U_{DD} = 5V

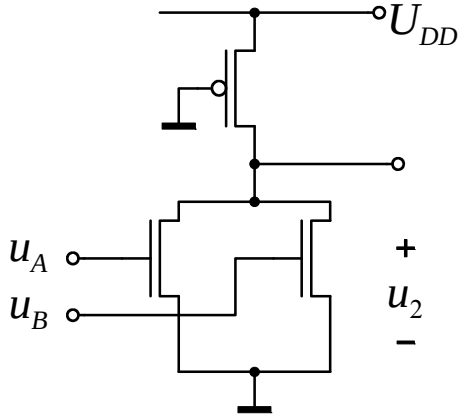


3. Za psevdo NMOS vrata določite logično funkcijo in izračunajte izhodni napetosti nizkega stanja neobremenjenih vrat.

U_{TN} = 1 V U_{PN} = -1 V

K_N = 2 mA/V^2 K_P = 0.2 mA/V^2

U_{DD} = 5 V



4. Narišite realizacijo logične funkcije $Y = \overline{A} \cdot (B + \overline{C})$ v CMOS tehnologiji. Pred realizacijo lahko funkcijo poenostavite z uporabo pravil Booleove algebre.

Čas pisanja je 60 minut. Vsaka naloga je vredna 10 točk. Na list z rešitvami se podpišite in napišite svojo vpisno številko. Rezultati bodo objavljeni na http://dt.fe.uni-lj.si